

第60回 学位取得者 ・ 第17回 学術奨励賞

学位取得者・学術奨励賞受賞者の紹介

日本電信電話株式会社
NTT 先端集積デバイス研究所

きし とし き
岸 俊樹

東京理科大学 理工学部 電気電子情報工学科 2007 年度 入学
理工学研究科 電気工学専攻 2012 年度 修士課程修了
理工学研究科 電気工学専攻 2021 年度 論文博士取得

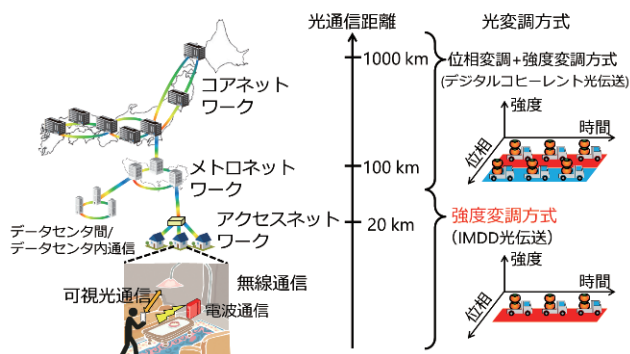
高速光素子ドライバ回路の低消費電力化

第 17 回学術奨励賞および本稿執筆の機会を頂き、誠に有難うございます。私は、2007 年に東京理科大学理工学部電気電子情報工学科に入学し、2010 年に同学科の煤田研究室に配属されました。そして、2013 年に可視光通信用 LED (Light-Emitting Diode) の高速駆動に関する研究テーマで修士課程を修了し、日本電信電話株式会社に入社しました。その後、光通信用高速アナログ回路に関する研究に従事しながら、2022 年に「強度変調用高速光素子ドライバ回路の低消費電力化技術に関する研究」という研究テーマで論文博士にて博士（工学）を取得しました。本稿では、上記の研究テーマについて紹介させていただきたいと思います。

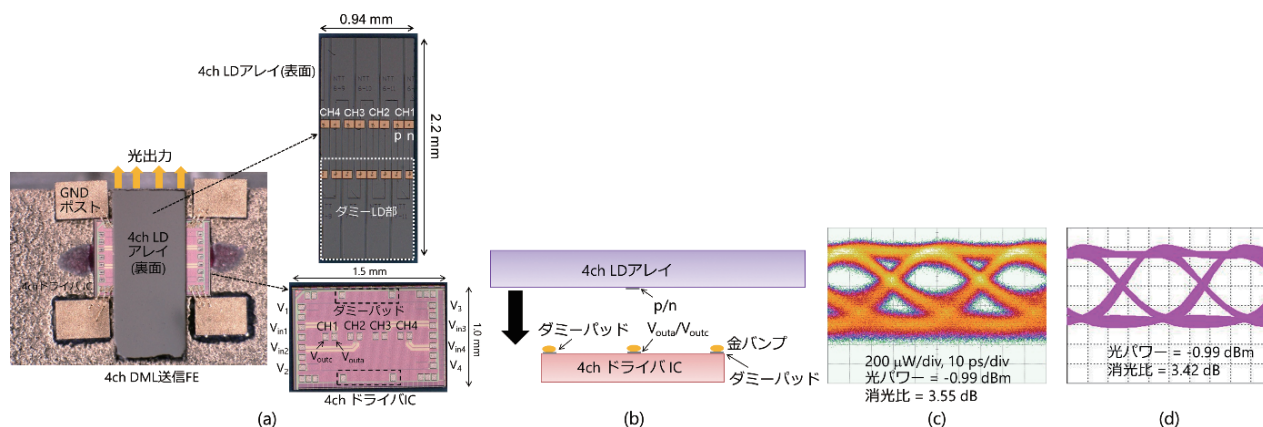
まず、研究テーマ題目の「強度変調用高速光素子」について説明します。強度変調とは光の変調方式名を指しており、【図 1】の日本国内における光通信技術の適用領域に示すように、使用される光変調方式は主に強度変調方式と位相変調方式に区別されます。強度変調方式と位相変調方式の違いを【図 1】右の柿のト

ラック運搬のイメージ図で示していますが、強度変調方式は光の強度、例えば、光パワーのオンオフや強弱で変調するのに対し、位相変調方式は光の位相方向で変調を行う変調方式です。トラックで運ばれる柿がデータ量に当たり、短距離の光通信では、強度変調方式のみを用いた IMDD (Intensity Modulation Direct Detection) 光伝送方式が利用され、長距離の光通信では、位相変調および強度変調方式を使用したデジタルコヒーレント光伝送方式が利用されています。デジタルコヒーレント光伝送方式は、強度および位相方向に情報を載せるため、大容量光伝送を必要とする長距離光通信に適していますが、位相変調方式を使用している分、IMDD 光伝送方式に比べて、光送受信器の構成部品数が増加し、消費電力が増加してしまいます。長距離光通信ほどの大容量光伝送を必要としない短距離光通信では、より低消費電力な光通信が求められるため、IMDD 光伝送方式が適しています。また、光素子には多くの種類がありますが、メガヘルツ以上の周波数で変調可能で強度変調方式に使用される強度変調用高速光素子は LED, DML (Directly Modulated Laser), EML (Electroabsorption-Modulator-integrated Laser) の 3 種になります。

次に、博士論文内では、上記の 3 種の光素子をそれぞれ駆動する回路である、ドライバ回路の低消費電力化技術に関して述べていますが、本稿では、DML ドライバ回路の低消費電力化技術に関して説明します。【図 2】に 4ch DML 送信 FE (Front-End) を示します¹⁾。(a) が実装写真、(b) がフリップチップ実装、(c) が 25 Gbps NRZ (Non-Return to Zero) の実測光波形、(d) がシミュレーション光波形です。送信 FE はドライバ回路と光素子で構成されており、【図 2】の場合、



【図 1】日本国内における光通信技術の適用領域



【図2】 4ch DML 送信 FE (a) 実装写真 (b) フリップチップ実装 (c) 25 Gbps NRZ の実測光波形 (d) シミュレーション光波形

4ch ドライバ IC と 4ch LD (Laser Diode) アレイを指します。LD アレイは内製の $1.3\ \mu\text{m}$ 帯メンブレン技術を用いて作製され、ドライバ IC は外製の $65\ \text{nm}$ CMOS プロセス技術を用いて作製されています。市販のドライバ回路はドライバ回路と光素子間での信号の反射を防ぐため、 $50\ \Omega$ 負荷用に設計され、ドライバ回路は $50\ \Omega$ 終端になっていますが、終端部で余分な消費電力が発生してしまいます。

そこで、ドライバ回路を $50\ \Omega$ 終端しない、シャントドライバ回路を用いてドライバ回路を低消費電力化します。「シャント」とは「分岐」を意味しており、LD に流れる電流をドライバ回路側へ分岐することで、ドライバ回路のオンオフ動作で分岐を開いたり、閉じたりして、LD を変調します。また、シャントドライバ回路は $50\ \Omega$ 終端されていないため、LD を直接の負荷としてドライバ回路を設計する必要があります。さらに、信号の反射を防ぐため、ドライバ回路と LD は近接して実装される必要があります。LD を直接の負荷として実装による影響まで含めてドライバ回路を設計するため、LD の電気特性と光特性の両方を含む LD の等価回路を作成し、電気と光の両方の領域のシミュレーションが可能で、光-電子実装統合設計環境を構築しました。構築した環境を用いれば、LD を直接の負荷としてドライバ回路設計が可能になり、実装による影響もシミュレーション可能となります。また、ドライバ回路と LD を近接して実装するため、ドライバ回路と LD はフリップチップ実装しています。

【図 2(a), (b)】に 4ch ドライバ IC と 4ch LD のフリップチップ実装を示します。4ch LD アレイの各 ch の p, n 電極に対応する 4ch ドライバ IC の各 ch のパッド上に金バンプを設け、LD アレイをフェイスダウンでドライバ IC に実装することで、ドライバ IC と LD アレイが接続されます。また、ドライバ IC 上に設

けたダミーパッド上にも金バンプを設けることでダミーパッド上の金バンプとダミー LD 部のパッド部が接続し、LD アレイの各 ch の p, n 電極とドライバ IC の対応する電極が安定して接続されます。ダミーパッドが無い場合、LD アレイとドライバ IC がフリップチップ実装された際に、LD アレイが傾いて実装され、接続不良の原因になります。【図 2(c), (d)】は実装した 4ch DML 送信 FE を 25 Gbps NRZ 信号を用いて評価した際の実測の光波形と構築した光-電子実装統合設計環境を用いてシミュレーションした光波形です。【図 2(c), (d)】を比較すると、構築した光-電子実装統合設計環境を用いることで実測の光波形を精度良くシミュレーション可能であることが分かります。ドライバ回路を低消費電力化するため、専用の設計環境を構築し、さらに、ドライバ回路と光素子の接続における実装の影響まで考慮して、ようやく低消費電力なドライバ回路の設計が可能となります。

最後に、博士論文を執筆していく中で得た知見を述べさせていただきます。博士論文執筆中に「自分の博士論文を一言で説明できるように章構成を検討しましょう」とアドバイスされたことがあります。私の場合、自分の博士論文を一言で言うと、「光素子それぞれの特性を改善する低消費電力ドライバ回路の研究」です。確かに、博士論文執筆の終盤では、一言で言えるような章構成になっていました。博士論文の執筆は自分のこれまでの研究活動を棚卸しする良い機会となり、博士学位取得後の自分のキャリアを思い描くのにとっても役に立ちました。末筆ではございますが、本稿が皆様の研究活動に少しでも役に立つことを願っております。

参考文献

- 1) T. Kishi et al., *Proc. Opti. Fiber Commun. Conf. Exhib.*, 2018, Paper M2D.2.